

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 7月 8日
Date of Application:

出願番号 特願2003-271803
Application Number:

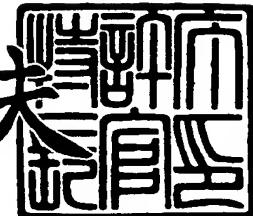
[ST. 10/C] : [JP 2003-271803]

出願人 沖電気工業株式会社
Applicant(s):

2003年10月14日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 MA001438
【提出日】 平成15年 7月 8日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/3205
H01L 21/304 621
H01L 21/28 301

【発明者】
【住所又は居所】 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
【氏名】 阿部 一英

【特許出願人】
【識別番号】 000000295
【氏名又は名称】 沖電気工業株式会社

【代理人】
【識別番号】 100083840
【弁理士】
【氏名又は名称】 前田 実

【選任した代理人】
【識別番号】 100116964
【弁理士】
【氏名又は名称】 山形 洋一

【手数料の表示】
【予納台帳番号】 007205
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9003703
【包括委任状番号】 0101807

【書類名】特許請求の範囲

【請求項1】

半導体基板上の絶縁層に形成された溝を埋め尽くすように、前記絶縁層上にCuを主成分とする導電層を形成する工程と、

前記導電層表面の酸化により生成された酸化層を除去する工程と、

前記導電層上に前記酸化層よりも機械的に脆弱な材料からなるキャップ層を形成する工程と、

化学的機械研磨法を用いて、前記溝内に前記導電層を残すように、前記キャップ層、及び、前記導電層の一部を除去する工程と

を有することを特徴とする埋め込み配線構造の形成方法。

【請求項2】

前記キャップ層を形成する工程が、前記導電層表面に窒化、ホウ化、硫化、及びリン化のいずれかの処理を施すことによって、窒化層、ホウ化層、硫化層、及びリン化層のいずれかを形成する工程を含むことを特徴とする請求項1に記載の埋め込み配線構造の形成方法。

【請求項3】

半導体基板上の絶縁層に形成された溝を埋め尽くすように、前記絶縁層上にCuを主成分とする導電層を形成する工程と、

前記導電層上にTiSiN膜を形成する工程と、

化学的機械研磨法を用いて、前記溝内に前記導電層を残すように、前記TiSiN膜、及び、前記導電層の一部を除去する工程と

を有することを特徴とする埋め込み配線構造の形成方法。

【請求項4】

前記導電層表面の酸化により生成された酸化層を除去する工程をさらに有することを特徴とする請求項3に記載の埋め込み配線構造の形成方法。

【請求項5】

前記酸化層を除去する工程と前記TiSiN膜を形成する工程とを同一チャンバー内で行うことの特徴とする請求項3又は4のいずれかに記載の埋め込み配線構造の形成方法。

【請求項6】

前記導電層を形成する工程の前に、前記絶縁層上に、前記絶縁層と前記導電層との間に介在させるためのバリア層を形成する工程をさらに有することを特徴とする請求項1から5までのいずれかに記載の埋め込み配線構造の形成方法。

【請求項7】

前記導電層を形成する工程が、Cuを主成分とするシード層を形成する工程と、前記シード層上にCuを主成分とする導電性材料を堆積させる工程とを含むことを特徴とする請求項1から6までのいずれかに記載の埋め込み配線構造の形成方法。

【請求項8】

前記導電層を100℃から350℃までの範囲内の温度で熱処理する工程をさらに有することを特徴とする請求項1から7までのいずれかに記載の埋め込み配線構造の形成方法。

【請求項9】

前記酸化層を除去する工程が、前記酸化膜を還元処理する工程を含むことを特徴とする請求項1又は4のいずれかに記載の埋め込み配線構造の形成方法。

【請求項10】

前記酸化層を除去する工程が、前記酸化膜を不活性ガスによるスパッタにより除去する工程を含むことを特徴とする請求項1又は4のいずれかに記載の埋め込み配線構造の形成方法。

【書類名】明細書

【発明の名称】埋め込み配線構造の形成方法

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関し、特に、半導体装置の埋め込み配線構造の形成方法に関するものである。

【背景技術】

【0002】

一般に、Cu埋め込み配線構造を形成する際には、半導体素子が形成された半導体基板(ウエハ)上に絶縁層を形成し、この絶縁層に配線用の溝を形成し、この溝の内面を含む領域にCuを堆積し、その後、化学的機械研磨(CMP:Chemical Mechanical Polishing)法を用いて表面を平坦化する(例えば、特許文献1及び2参照)。Cuが堆積されたウエハの大気放置等によりCu層表面に厚い酸化層が形成されると、CMPによる研磨速度が低下する。このため、CMPの初期ステップにおいては高い研磨圧力で酸化層を除去することによってスループットの向上を図り、続くステップにおいては研磨圧力を下げるこことによって溝内のCu層が過剰に研磨されるディッシング(dishing)や絶縁層の膜厚にばらつきを生じさせるエロージョンの低減を図っている。

【0003】

【特許文献1】特開2000-3912号公報(段落0004、0007)

【特許文献2】特開2002-359244号公報(段落0005~0010、図2)

【発明の開示】

【発明が解決しようとする課題】

【0004】

半導体装置における層間又は配線間の絶縁層には、一層の低誘電率化(即ち、低誘電率膜(Low-k膜))の要求がある。絶縁層の低誘電率化のために絶縁層を低密度化(例えば、多孔質化)した場合には、絶縁層の機械的強度が低下し、研磨時に膜剥がれなどの不具合が発生し易くなる。このため、研磨圧力の一層の低下(例えば、1.5psi未満)が要求されており、上記したような研磨圧力を変更する方法を用いることが困難になりつつある。したがって、絶縁層の一層の低誘電率化が進み、研磨圧力を低下させた場合には、スループットの低下が顕著になるという問題が生じる。

【0005】

また、錯イオンを含む薬液を用いてCuよりも機械的に脆弱なCu錯体を形成しながらCMPを行うことも考えられるが、錯イオンと酸化層との反応が遅いので、研磨圧力を低下させた場合には、研磨速度を十分に上げることが困難である。

【0006】

そこで、本発明は上記したような従来技術の課題を解決するためになされたものであり、その目的は、研磨圧力を低下させても比較的高いスループットを実現できる埋め込み配線構造の形成方法を提供することにある。

【課題を解決するための手段】

【0007】

本発明の埋め込み配線構造の形成方法は、半導体基板上の絶縁層に形成された溝を埋め尽くすように、前記絶縁層上にCuを主成分とする導電層を形成する工程と、前記導電層表面の酸化により生成された酸化層を除去する工程と、前記導電層上に前記酸化層よりも研磨されやすい材料からなるキャップ層を形成する工程と、化学的機械研磨法を用いて、前記溝内に前記導電層を残すように、前記キャップ層、及び、前記導電層の一部を除去する工程とを有するものである。

【発明の効果】

【0008】

本発明の埋め込み配線構造の形成方法によれば、導電層表面の酸化層を除去することに

よって又は酸化層の生成を阻止することによって、研磨圧力を低下させても比較的高いスループットを実現できるという効果がある。

【発明を実施するための最良の形態】

【0009】

第1の実施形態

図1 (a) から (f) までは、本発明の第1の実施形態に係る埋め込み配線構造の形成方法における各工程を概略的に示す断面図である。

【0010】

第1の実施形態に係る埋め込み配線構造の形成方法においては、先ず、図1 (a) に示されるように、半導体素子が形成された半導体基板 (ウエハ) 100上に絶縁層101を形成し、絶縁層101の配線形成予定領域 (配線パターンに対応する領域) に配線用の溝102を形成する。図1には、絶縁層101が半導体基板100上に形成されている場合を示しているが、絶縁層101と半導体基板100との間に他の層 (例えば、他の複数の絶縁層) が介在していてもよい。絶縁層101は、例えば、CVD (化学気相成長) 法を用いて形成する。絶縁層101は、例えば、SiO₂ (酸化シリコン) から構成され、膜厚は、例えば、500 nmである。また、溝102は、公知のリソグラフィ技術及びエッチング技術を用いて形成する。このエッチングには、例えば、マグネットロン型反応性イオンエッチング (RIE: Reactive Ion Etching) 装置を用いる。なお、このエッチングには、マグネットロン型カソードカップルエッチング装置、二周波励起容量結合プラズマエッチング装置、ICP (Inductive Coupled Plasma) 型エッチング装置、ヘリコン波励起プラズマエッチング装置、及びECR (Electron Cyclotron Resonance) 型プラズマエッチング装置の中から選択された装置を適宜用いることができる。また、図1に示された絶縁層101以外の絶縁層 (図示せず) のエッチングにおいても、これらのエッチング装置の中から選択された装置を適宜用いることができる。絶縁層101のエッチングガスとしては、例えば、C₄F₈ (オクタフルオロシクロブタン) 、CO (一酸化炭素) 、O₂ (酸素) 、及びAr (アルゴン) の混合ガスを用いることができる。エッチング条件は、例えば、C₄F₈ガス流量が14 sccm (立方センチメートル毎分: Standard Cubic Centimeters per Minute) 、COガス流量が50 sccm、O₂ガス流量が5 sccm、Arガス流量が30 sccm、エッチング装置の電極に印加される高周波電力 (RFパワー) が1.5 kW、エッチング装置のチャンバー内の気圧が50 mTorrである。

【0011】

次に、図1 (b) に示されるように、溝102の内面を含む絶縁層101上の領域にバリア層103を形成する。バリア層103は、例えば、スパッタリング法によりTaN (窒化タンタル) 膜を堆積することにより形成する。バリア層103の厚さは、例えば、50 nmである。バリア層103の形成は、例えば、ターゲットとしてTa (タンタル) を用い、プロセスガスとしてAr/N₂ (アルゴン及び窒素) の混合ガスを用いて、指向性を高めたスパッタリング法により行われる。このスパッタリングを行うスパッタリング装置におけるスパッタリング条件は、例えば、スパッタリング装置内の雰囲気圧力が3 mTorr、スパッタリング装置の電極に供給される直流電力 (DCパワー) が6 kW、成膜温度が150 °Cである。

【0012】

次に、図1 (b) に示されるように、バリア層103の表面に、Cuシード層104を形成する。Cuシード層104の厚さは、例えば、150 nmである。Cuシード層104は、スパッタリング法を用いてCuを堆積させることにより形成される。スパッタリングは、ターゲットとしてCuを用い、プロセスガスとしてArを用いて、指向性を高めたスパッタリング法により行われる。スパッタリング装置におけるスパッタリング条件は、例えば、スパッタリング装置内の雰囲気圧力が2 mTorr、スパッタリング装置の電極に供給される直流電力が12 kW、成膜温度が30 °Cである。

【0013】

次に、図1 (c) に示されるように、Cu電解めっきを行うことにより、溝102をCuで埋め尽くすように、溝102内を含むCuシード層104上の領域にCuを堆積させ、Cuシード層104及びその上のCu堆積層（電解めっき膜）からなるCu層（導電層）105を形成する。Cu層105の形成に際しては、電解めっきにより、溝102を埋め尽くすのに十分な膜厚だけCuを堆積させる。電界めっきに使用されるめっき液は、例えば、Cu成分を析出させる元になるCuSO₄・5H₂O（硫酸銅）、電気伝導性を高めるH₂SO₄（硫酸）、高電流密度部の光沢性や溶解性アノード（例えば、リン含有銅）の溶解を促進するCl⁻（塩素）、埋め込み性を向上させる添加剤などを含有する。Cu層105を堆積させる電解めっきは、例えば、めっき液の温度を25℃とし、めっき電流を定電流とした条件で行う。ただし、めっき電流の電流密度を2段階に変化させ、例えば、初期ステップにおいては0.2A/dm²（アンペア每平方デシメートル）、続く第2ステップにおいては2A/dm²としてもよい。初期ステップで電流密度を下げる理由は、初期ステップにおいて高電流密度で電解めっきを行うと微細パターンである溝102の入り口付近でめっき膜が入り口を塞いで溝102内にボイドが形成されてしまうからである。また、第2ステップで電流密度を上げる理由は、低電流密度のステップのみではめっき膜の堆積速度が遅く、大きなパターンの埋め込みに長時間を要してしまうからである。

【0014】

次に、上記処理を行ったウエハに、熱処理用の炉内において、例えば、温度100℃～350℃にて1分～300分間の熱処理をN₂（窒素）とH₂（水素）の混合雰囲気中で行う。なお、同様の熱処理を、ホットプレート上で行ってもよい。Cu堆積後の熱処理により、微細な結晶粒を有するCu層105のCu結晶粒の成長を促すとともに、Cu層105の硬度、結晶性、比抵抗等の安定化をはかることができる。熱処理を行う場合、熱処理用の装置内の残留酸素が温度の高いCu層105に晒されれば、図1 (d) に示されるように、Cu層105の表面に酸化層（Cu酸化物層）106が生成される。また、熱処理後に室温に放置する間にもCu層105表面の酸化が進行する。

【0015】

次に、図1 (e) に示されるように、Cu層105の堆積後の熱処理が終了したウエハに還元処理を施すことによって酸化層106を除去した後に、ウエハを真空中で他チャンバーに搬送してCuの酸化層の形成を抑制するためのキャップ層107を堆積する。例えば、還元処理は温度100℃～350℃にて10秒～5分間の熱処理をN₂とH₂の混合ガス雰囲気中で行う。キャップ層107は、例えば、厚さ10nmのTiSiN（窒化チタンシリコン）膜である。TiSiN膜の形成は、ターゲットとしてTi₃Si₅、プロセスガスとしてAr/N₂混合ガスを用い、スパッタリング装置内のスパッタリング雰囲気の圧力が3mTorr、スパッタリング装置に供給される直流電力が0.5kW、成膜温度が100℃の条件で行う。なお、上記説明では、還元処理後にキャップ層107を形成する場合を説明したが、H₂はキャップ層107を通過して移動できるので、キャップ層107形成後に還元処理を行って酸化層106を除去してもよい。また、熱処理後のめっき膜表面の酸化層106を、キャップ層107形成前に、不活性ガスによるスパッタ（例えば、Arスパッタ）で除去する方法を使用することもできる。また、酸化層106が形成されない場合又は酸化層106が薄くスループットの著しい低下をもたらさない場合には、上記酸化層106の除去工程を無くしてもよい。

【0016】

次に、図1 (e) 又は (f) に示されるように、キャップ層107、Cu層105の一部、バリア層103の一部を化学的機械研磨（CMP）法により除去することにより、溝102内に埋め込まれたCu層105とバリア層103とからなる配線層108を形成する。このとき、CMP法は、例えば、2ステップ研磨で実施する。第1ステップにおいては、バリア層103としてのTaN層をストップラーにしてキャップ層107であるTiSiNとCu層105を除去する。続く第2ステップにおいて、絶縁層101をストップラーとしてバリア層103（溝102の外側のもの）を除去する。第1ステップでは、研磨粒

子としてシリカを含む溶液に、H₂O₂（過酸化水素）を加えたものをスラリーとして使用する。また、キャップ層107研磨のために、キャップ層107を構成する元素との反応によって有機錯体を形成するような有機錯イオンを含む薬液を添加する。これは、例えば、特開2000-294630号公報におけるバリアメタル膜の除去方法と同様の方法である。このとき、キャップ層とCu層の選択比が1に近づくように溶液を調整するのが好ましい。研磨条件の一例を挙げると、研磨パッドには不織布と独立発泡体の積層構造を用い、スラリー流量を200ml/min、研磨圧力を2psi、研磨パッドを保持するキャリアヘッドの回転数を120rpm、研磨されるウエハを保持するテーブルの回転数を120rpmとする。第2ステップにおいても研磨粒子としてシリカを含む溶液にH₂O₂を加えたものをスラリーとして使用する。研磨条件の一例を挙げると、第1ステップと同様に、研磨パッドには不織布と独立発泡体の積層構造を用い、スラリー流量を200ml/min、研磨圧力を2psi、研磨パッドを保持するキャリアヘッドの回転数を80rpm、研磨されるウエハを保持するテーブルの回転数を80rpmとする。

【0017】

以上に説明したように、第1の実施形態によれば、酸化層106を除去する又はキャップ層107により酸化層106の生成を阻止する方法を採用したので、CMPによる研磨圧力を低下させても比較的高いスループットを実現できる。

【0018】

なお、上記説明においては、配線層108がCuから構成された場合を説明したが、配線層108はCu合金のようなCuを主成分とする導電性材料で構成してもよい。

【0019】

第2の実施形態

図2(a)から(f)までは、本発明の第2の実施形態に係る埋め込み配線構造の形成方法における各工程を概略的に示す断面図である。

【0020】

第2の実施形態に係る埋め込み配線構造の形成方法においては、先ず、図2(a)に示されるように、半導体素子が形成された半導体基板（ウエハ）200上に絶縁層201を形成し、絶縁層201の配線形成予定領域（配線パターンに対応する領域）に配線用の溝202を形成する。次に、図2(b)に示されるように、溝202の内面を含む絶縁層201上の領域にバリア層203を形成し、バリア層203上にCuシード層204を形成する。次に、図2(c)に示されるように、Cu電解めっきを行うことにより、溝202の内面を含む領域にCuを堆積させ、Cuシード層204及びその上の堆積層からなるCu層（導電層）205を形成する。その後、次に、図2(d)に示されるように、熱処理工程又は室温放置によりCu層205表面が酸化して酸化層206が発生する。図2(a)から(d)までに示される工程のそれぞれは、先に詳細に説明した図1(a)から(d)まで（第1の実施形態）に示される工程と同様である。

【0021】

次に、図2(e)に示されるように、ウエハに還元処理を施し酸化層206を除去し、その後、Cu層205表面の酸化を阻止するためのキャップ層207を形成する。還元処理は、例えば、NH₃プラズマ処理を施すことにより行い、キャップ層207の形成もNH₃プラズマ処理を施すことにより行う。窒化処理条件は、例えば、基板温度が380℃、NH₃流量が70sccm、N₂流量が20sccm、チャンバー内の圧力が5Torr、高周波電力が450W、電極間距離が650mm、処理時間が10秒～30秒である。なお、キャップ層207はCuの窒化層に限られるものではなく、Cuの酸化を抑制する機能を有する、例えば、Cuのホウ化層、硫化層、リン化層に置き換えることも可能である。また、温度100℃～350℃にてH₂（水素）雰囲気中で還元熱処理を行った後に、ガスを切り替えて同一チャンバー内にてキャップ層207を形成してもよい。

【0022】

次に、図2(f)に示されるように、キャップ層207、Cu層205の一部、バリア層203の一部をCMP法により除去することにより、溝202内に埋め込まれたCu層

205とバリア層203とからなる配線層208を形成する。図2 (f) の工程は、先に詳細に説明した図1 (f) (第1の実施形態) の工程と同様である。

【0023】

以上に説明したように、第2の実施形態によれば、酸化層206を除去する又はキャップ層207により酸化層206の生成を阻止する方法を採用したので、CMPによる研磨圧力を低下させても比較的高いスループットを実現できる。また、第2の実施形態によれば、Cu層205表面の酸化層206の除去とキャップ層207の形成を同一ステップ、又は、同一チャンバー内で連続して実行されるステップにより行うことができるので、より一層のスループットの向上が期待できる。

【0024】

なお、上記説明においては、配線層208がCuから構成された場合を説明したが、配線層208はCu合金のようなCuを主成分とする導電性材料で構成してもよい。また、第2の実施形態において、上記以外の点は、上記第1の実施形態の場合と同じである。

【図面の簡単な説明】

【0025】

【図1】 (a) から (f) までは、本発明の第1の実施形態に係る埋め込み配線構造の形成方法における各工程を概略的に示す断面図である。

【図2】 (a) から (f) までは、本発明の第2の実施形態に係る埋め込み配線構造の形成方法における各工程を概略的に示す断面図である。

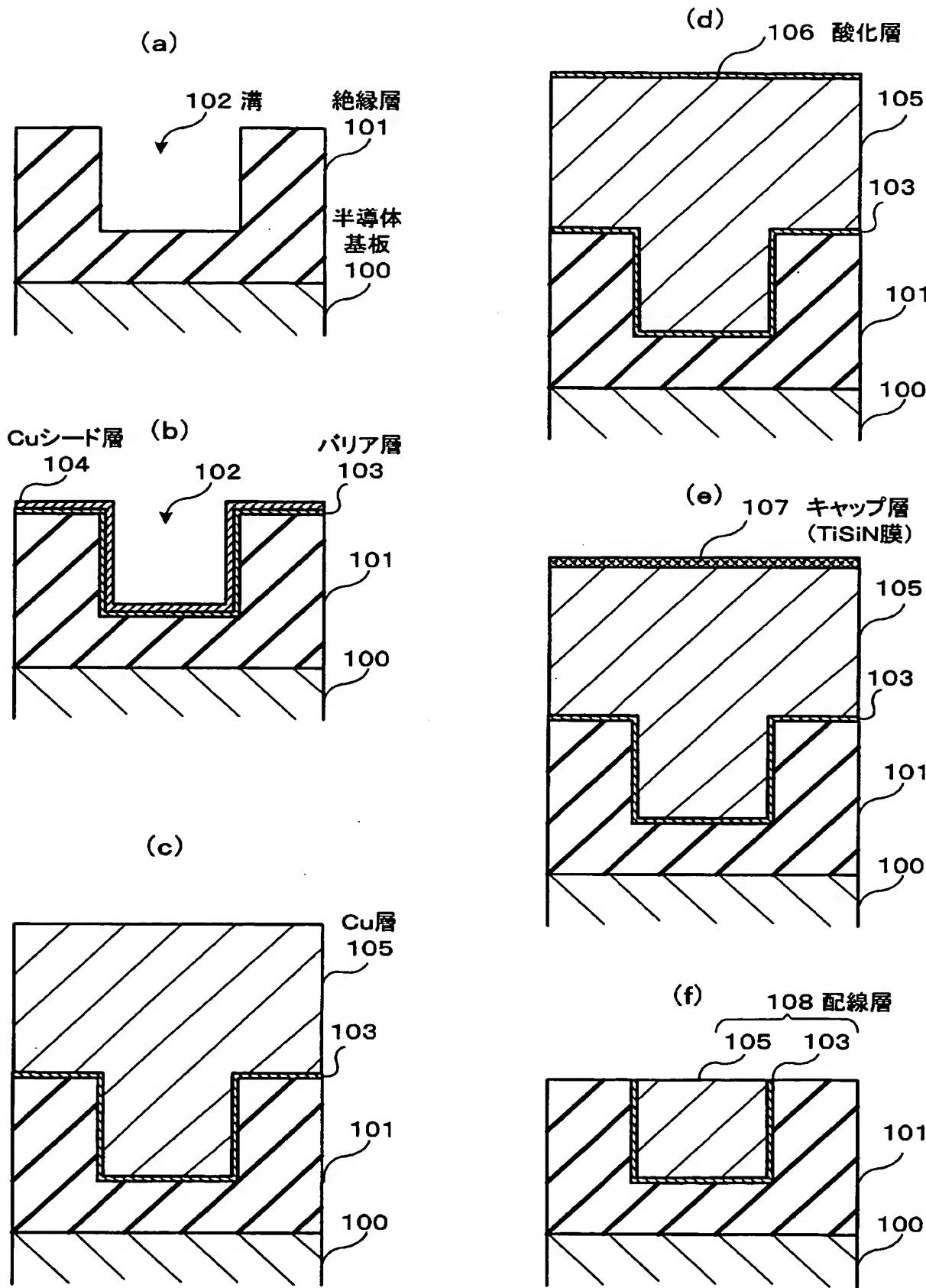
【符号の説明】

【0026】

- 100, 200 半導体基板、
- 101, 201 絶縁層、
- 102, 202 配線用の溝、
- 103, 203 バリア層、
- 104, 204 Cuシード層、
- 105, 205 Cu層、
- 106, 206 酸化層、
- 107 キャップ層 (TiSiN膜)、
- 207 キャップ層 (Cuの窒化膜)、
- 108, 208 配線層。

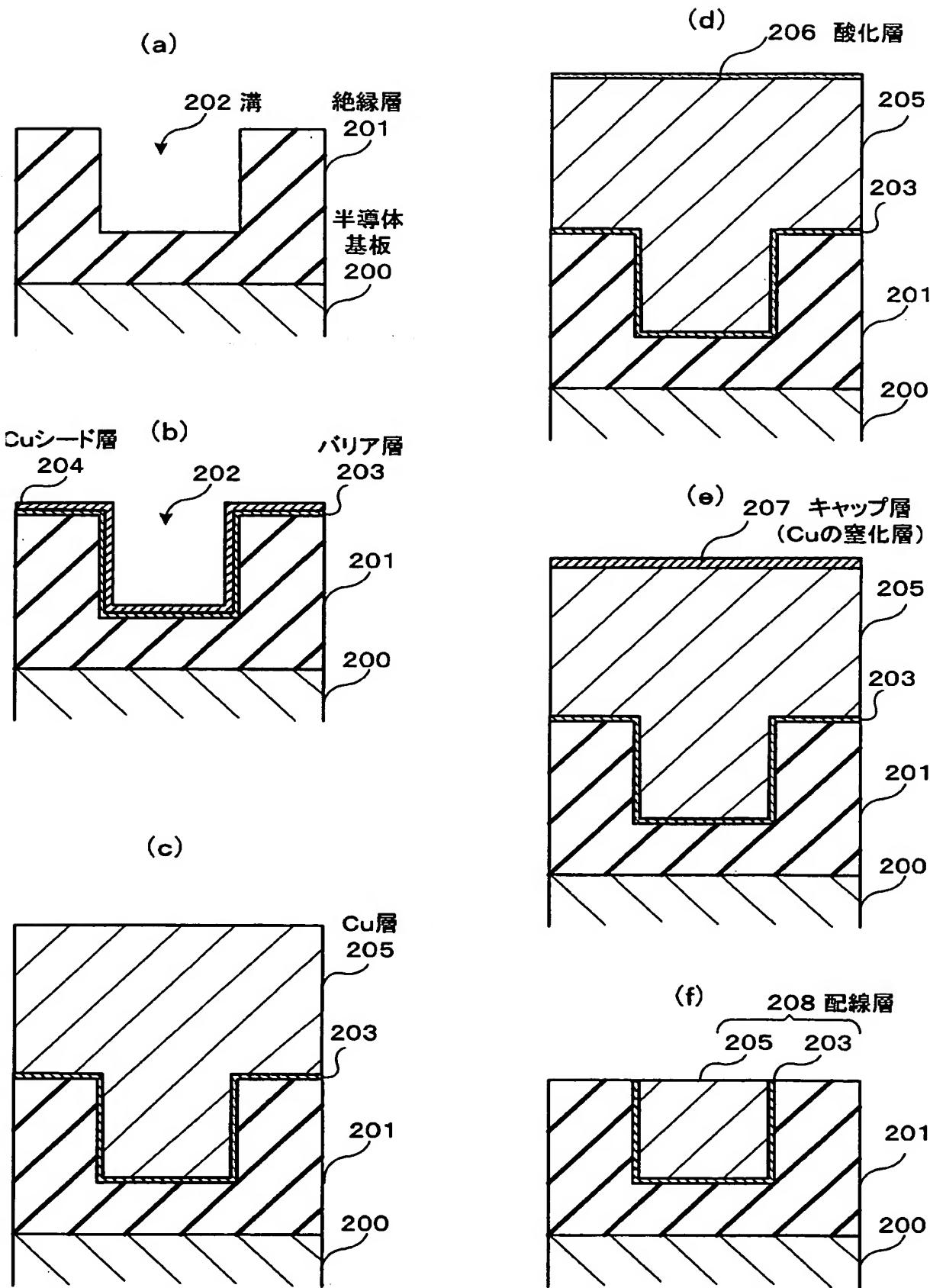
【書類名】 図面

【図 1】



第1の実施形態

【図2】



第2の実施形態

【書類名】要約書

【要約】

【課題】 研磨圧力を低下させても比較的高いスループットを実現できる埋め込み配線構造の形成方法を提供する。

【解決手段】 埋め込み配線構造の形成に際しては、半導体基板100上の絶縁層101に形成された溝102を埋め尽くすように、絶縁層101上にCu層105を形成し、Cu層105表面の酸化により生成された酸化層106を除去し、Cu層105上に酸化層106よりも機械的に脆弱な材料からなるキャップ層107を形成し、CMP法を用いて、溝102内にCu層105を残すように、キャップ層107、及び、Cu層105の一部を除去する。

【選択図】 図1

特願2003-271803

出願人履歴情報

識別番号 [000000295]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住所 東京都港区虎ノ門1丁目7番12号
氏名 沖電気工業株式会社

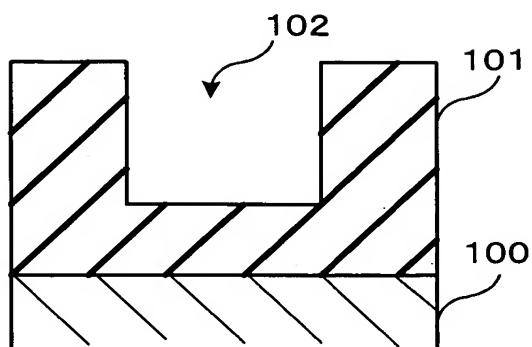
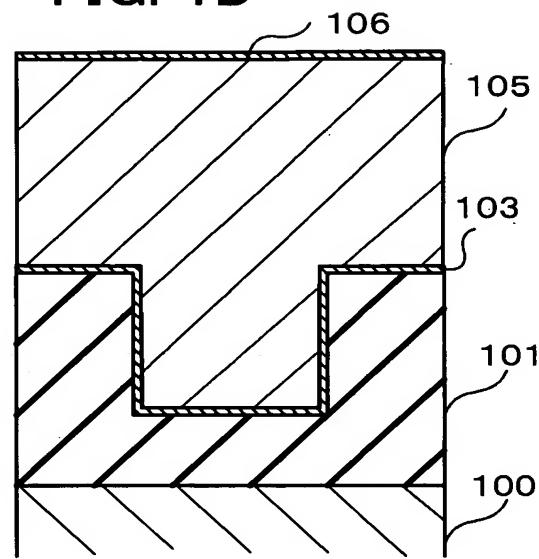
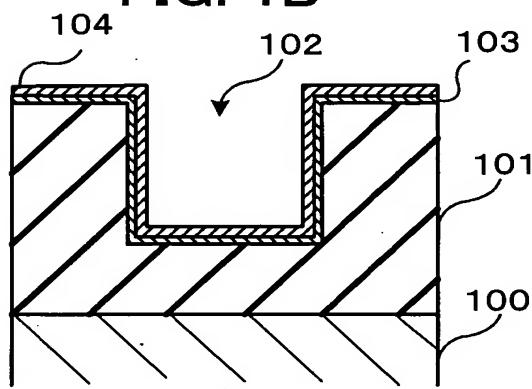
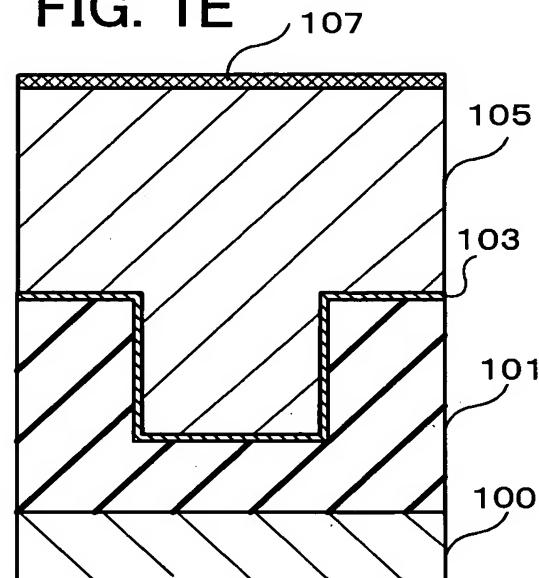
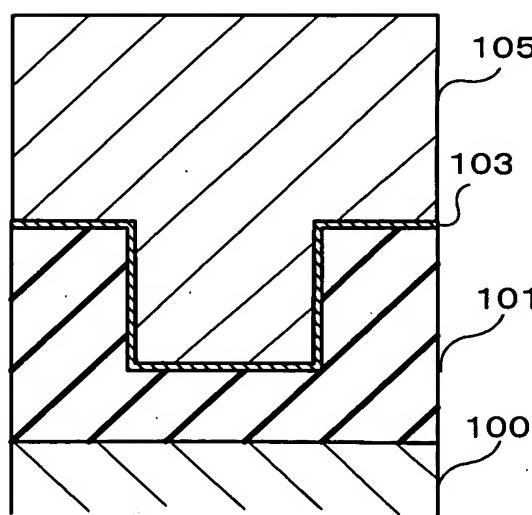
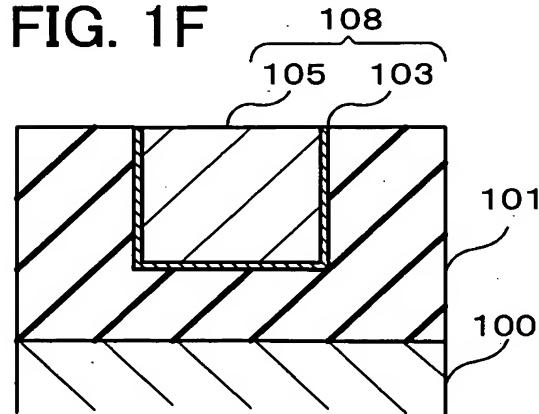
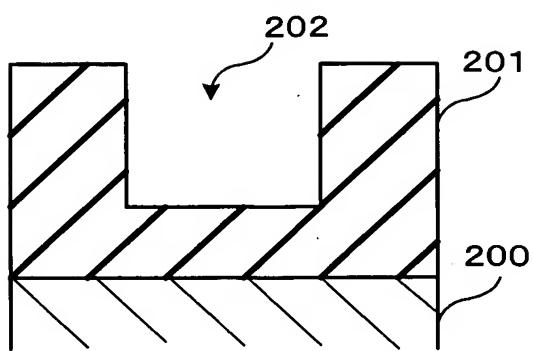
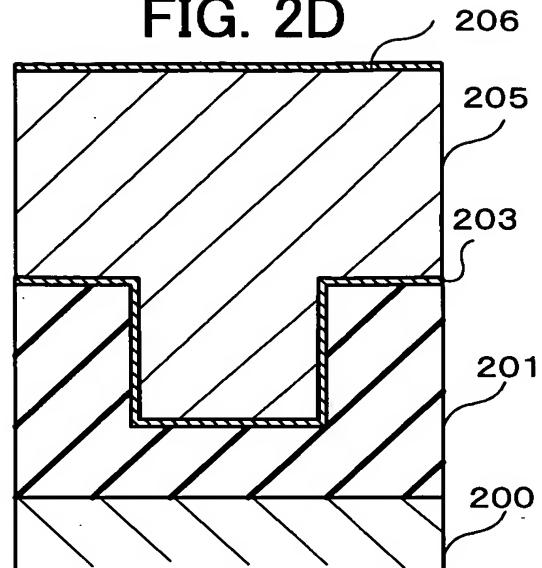
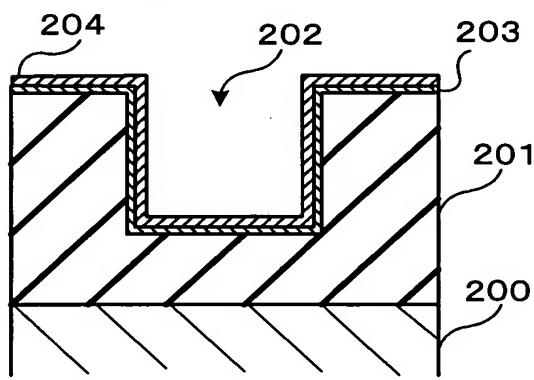
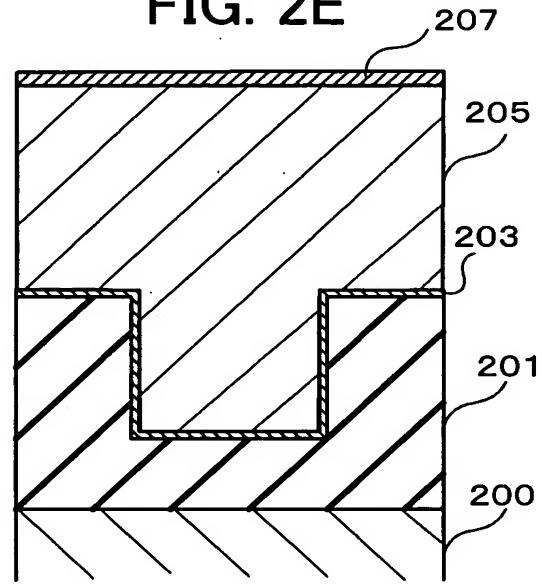
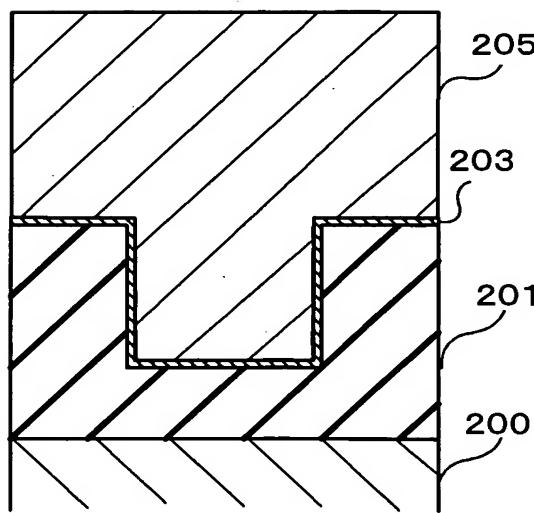
FIG. 1A**FIG. 1D****FIG. 1B****FIG. 1E****FIG. 1C****FIG. 1F**

FIG. 2A**FIG. 2D****FIG. 2B****FIG. 2E****FIG. 2C****FIG. 2F**